

Negative Bus Converter DW08A

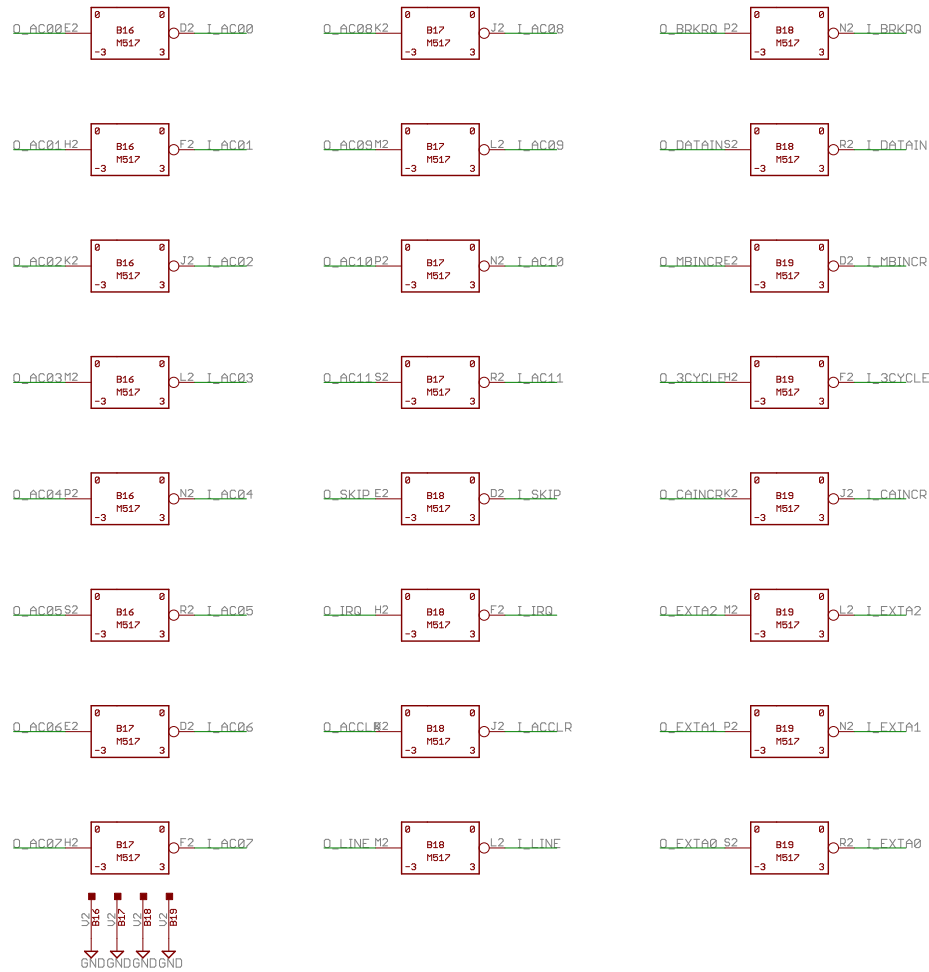
TITLE: dw08aRev3

Document Number:
D-BS-DW08-A-NC1

REV:
B

Date: 1/10/2018 5:58:52 PM

Sheet: 1/6



Negative Bus Converter DW08A

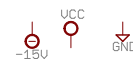
TITLE: dw08aRev3

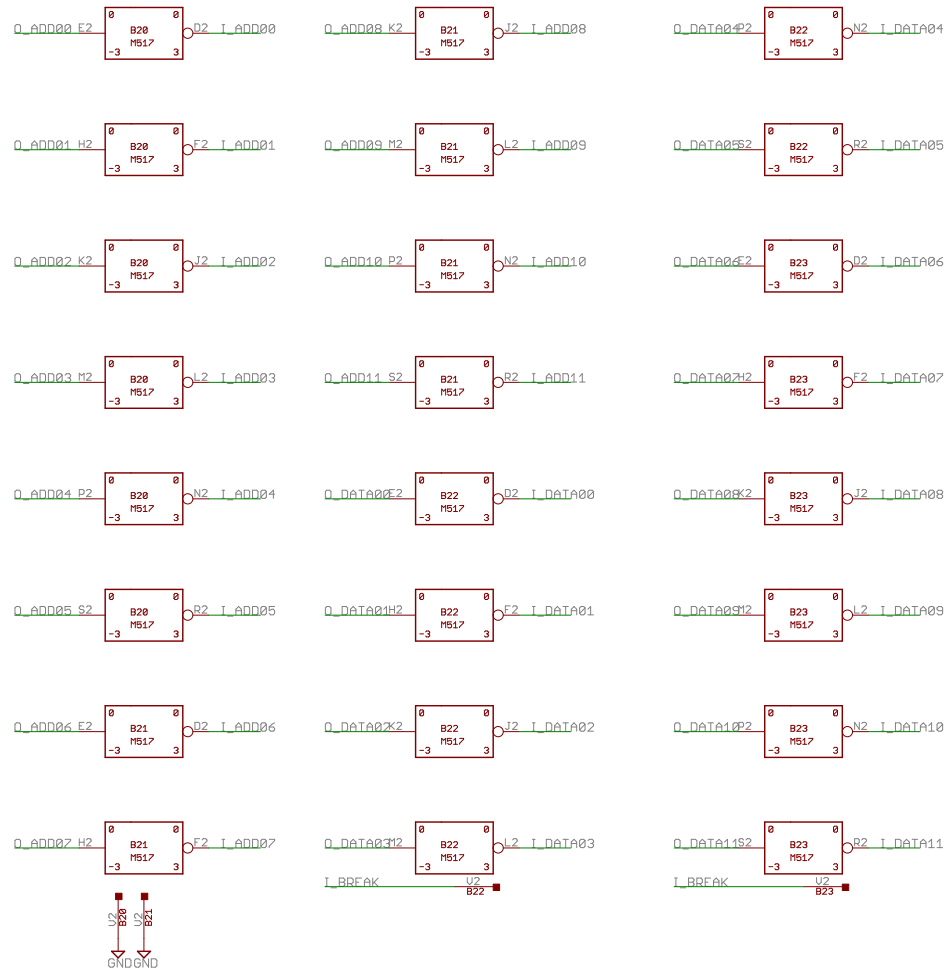
Document Number:
D-BS-DW08-A-PC1

REV:
B

Date: 1/10/2018 5:58:52 PM

Sheet: 3/6





Negative Bus Converter DW08A

TITLE: dw08aRev3

Document Number:
D-BS-DW08-A-PC2

REV:
B

Date: 1/10/2018 5:58:52 PM

Sheet: 4/6



A13 ■ D2_0_BAC00
A13 ■ E2_0_BAC01
A13 ■ H2_0_BAC02
A13 ■ K2_0_BAC03
A13 ■ M2_0_BAC04
A13 ■ P2_0_BAC05
A13 ■ S2_0_BAC06
A13 ■ T2_0_BAC07
A13 ■ V2_0_BAC08

A14 ■ D2_0_BAC09
A14 ■ E2_0_BAC10
A14 ■ H2_0_BAC11
A14 ■ K2_0_IOP1
A14 ■ M2_0_IOP2
A14 ■ P2_0_IOP4
A14 ■ S2_0_IS3
A14 ■ T2_0_TS1
A14 ■ V2_0_INIT

A15 ■ D2_0_MB00
A15 ■ E2_0_MB01
A15 ■ H2_0_MB02
A15 ■ K2_0_MB03
A15 ■ M2_0_MB03
A15 ■ P2_0_MB04
A15 ■ S2_0_MB04
A15 ■ T2_0_MB05
A15 ■ V2_0_MB05

A16 ■ D2_0_MB06
A16 ■ E2_0_MB06
A16 ■ H2_0_MB07
A16 ■ K2_0_MB07
A16 ■ M2_0_MB08
A16 ■ P2_0_MB08
A16 ■ S2_0_MB09
A16 ■ T2_0_MB10
A16 ■ V2_0_MB11

A17 ■ D2_0_AC00
A17 ■ E2_0_AC01
A17 ■ H2_0_AC02
A17 ■ K2_0_AC03
A17 ■ M2_0_AC04
A17 ■ P2_0_AC05
A17 ■ S2_0_AC06
A17 ■ T2_0_AC07
A17 ■ V2_0_AC08

A18 ■ D2_0_AC09
A18 ■ E2_0_AC10
A18 ■ H2_0_AC11
A18 ■ K2_0_SKIP
A18 ■ M2_0_IRQ
A18 ■ P2_0_ACCLR
A18 ■ S2_0_RUN
A18 ■ T2_0_TT_INST
A18 ■ V2_0_LINF

A19 ■ D2_0_ADD00
A19 ■ E2_0_ADD01
A19 ■ H2_0_ADD02
A19 ■ K2_0_ADD03
A19 ■ M2_0_ADD04
A19 ■ P2_0_ADD05
A19 ■ S2_0_ADD06
A19 ■ T2_0_ADD07
A19 ■ V2_0_ADD08

A20 ■ D2_0_ADD09
A20 ■ E2_0_ADD10
A20 ■ H2_0_ADD11
A20 ■ K2_0_BRKRQ
A20 ■ M2_0_DAIAIN
A20 ■ P2_0_BBEAK
A20 ■ S2_0_ACCEPT
A20 ■ T2_0_MBINCR

A21 ■ D2_0_DATA00
A21 ■ E2_0_DATA01
A21 ■ H2_0_DATA02
A21 ■ K2_0_DATA03
A21 ■ M2_0_DATA04
A21 ■ P2_0_DATA05
A21 ■ S2_0_DATA06
A21 ■ T2_0_DATA07
A21 ■ V2_0_DATA08

A22 ■ D2_0_DATA09
A22 ■ E2_0_DATA10
A22 ■ H2_0_DATA11
A22 ■ K2_0_3CYCLE
A22 ■ M2_0_GAINCR
A22 ■ P2_0_WCOV

A23 ■ D2_0_EXTI02
A23 ■ E2_0_EXTI01
A23 ■ H2_0_EXTI00



Negative Bus Converter DW08A

TITLE: dw08aRev3

Document Number:
D-BS-DW08-A-NBI

REV:

Date: 1/10/2018 5:58:52 PM

Sheet: 5/6

A01 B1 I BAC00
 A01 D1 I BAC01
 A01 E1 I BAC02
 A01 H1 I BAC03
 A01 J1 I BAC04
 A01 L1 I BAC05
 A01 M1 I BAC06
 A01 P1 I BAC07
 A01 S1 I BAC08
 A01 D2 I BAC09
 A01 E2 I BAC10
 A01 H2 I BAC11
 A01 K2 I IQB2
 A01 M2 I IQB2
 A01 P2 I IQB4
 A01 S2 I TS3
 A01 T2 I TS1
 A01 U2 I INIT

A02 B1 I MB00
 A02 D1 I MB01
 A02 E1 I MB02
 A02 H1 I MB03
 A02 J1 I MB03
 A02 L1 I MB04
 A02 M1 I MB04
 A02 P1 I MB05
 A02 S1 I MB05
 A02 D2 I MB06
 A02 E2 I MB06
 A02 H2 I MB07
 A02 K2 I MB07
 A02 M2 I MB08
 A02 P2 I MB08
 A02 S2 I MB09
 A02 T2 I MB10
 A02 U2 I MB11

A03 B1 I AC00
 A03 D1 I AC01
 A03 E1 I AC02
 A03 H1 I AC03
 A03 J1 I AC04
 A03 L1 I AC05
 A03 M1 I AC06
 A03 P1 I AC07
 A03 S1 I AC08
 A03 D2 I AC09
 A03 E2 I AC10
 A03 H2 I AC11
 A03 K2 I SKIP
 A03 M2 I IRQ
 A03 P2 I ACCLR
 A03 S2 I RUN
 A03 T2 I TT INST
 A03 U2 I TIME

A04 B1 I ADD00
 A04 D1 I ADD01
 A04 E1 I ADD02
 A04 H1 I ADD03
 A04 J1 I ADD04
 A04 L1 I ADD05
 A04 M1 I ADD06
 A04 P1 I ADD07
 A04 S1 I ADD08
 A04 D2 I ADD09
 A04 E2 I ADD10
 A04 H2 I ADD11
 A04 K2 I BDRQ
 A04 M2 I DAINCR
 A04 P2 I BDRQ
 A04 S2 I ACCEPT
 A04 T2 I MBINCR
 A04 U2 I INIT

A05 B1 I DATA00
 A05 D1 I DATA01
 A05 E1 I DATA02
 A05 H1 I DATA03
 A05 J1 I DATA04
 A05 L1 I DATA05
 A05 M1 I DATA06
 A05 P1 I DATA07
 A05 S1 I DATA08
 A05 D2 I DATA09
 A05 E2 I DATA10
 A05 H2 I DATA11
 A05 K2 I CYCLE
 A05 M2 I CAINCR
 A05 P2 I WCDU
 A05 S2 I EXIA2
 A05 T2 I EXIA1
 A05 U2 I EXIA0

B01 B1 I BAC00
 B01 D1 I BAC01
 B01 E1 I BAC02
 B01 H1 I BAC03
 B01 J1 I BAC04
 B01 L1 I BAC05
 B01 M1 I BAC06
 B01 P1 I BAC07
 B01 S1 I BAC08
 B01 D2 I BAC09
 B01 E2 I BAC10
 B01 H2 I BAC11
 B01 K2 I IQB1
 B01 M2 I IQB2
 B01 P2 I IQB4
 B01 S2 I TS3
 B01 T2 I TS1
 B01 U2 I INIT

B02 B1 I MB00
 B02 D1 I MB01
 B02 E1 I MB02
 B02 H1 I MB03
 B02 J1 I MB03
 B02 L1 I MB04
 B02 M1 I MB04
 B02 P1 I MB05
 B02 S1 I MB05
 B02 D2 I MB06
 B02 E2 I MB06
 B02 H2 I MB07
 B02 K2 I MB07
 B02 M2 I MB08
 B02 P2 I MB08
 B02 S2 I MB09
 B02 T2 I MB10
 B02 U2 I MB11

B03 B1 I AC00
 B03 D1 I AC01
 B03 E1 I AC02
 B03 H1 I AC03
 B03 J1 I AC04
 B03 L1 I AC05
 B03 M1 I AC06
 B03 P1 I AC07
 B03 S1 I AC08
 B03 D2 I AC09
 B03 E2 I AC10
 B03 H2 I AC11
 B03 K2 I SKIP
 B03 M2 I IRQ
 B03 P2 I ACCLR
 B03 S2 I RUN
 B03 T2 I TT INST
 B03 U2 I TIME

B04 B1 I ADD00
 B04 D1 I ADD01
 B04 E1 I ADD02
 B04 H1 I ADD03
 B04 J1 I ADD04
 B04 L1 I ADD05
 B04 M1 I ADD06
 B04 P1 I ADD07
 B04 S1 I ADD08
 B04 D2 I ADD09
 B04 E2 I ADD10
 B04 H2 I ADD11
 B04 K2 I BDRQ
 B04 M2 I DAINCR
 B04 P2 I BDRQ
 B04 S2 I ACCEPT
 B04 T2 I MBINCR
 B04 U2 I INIT

B05 B1 I DATA00
 B05 D1 I DATA01
 B05 E1 I DATA02
 B05 H1 I DATA03
 B05 J1 I DATA04
 B05 L1 I DATA05
 B05 M1 I DATA06
 B05 P1 I DATA07
 B05 S1 I DATA08
 B05 D2 I DATA09
 B05 E2 I DATA10
 B05 H2 I DATA11
 B05 K2 I CYCLE
 B05 M2 I CAINCR
 B05 P2 I WCDU
 B05 S2 I EXIA2
 B05 T2 I EXIA1
 B05 U2 I EXIA0

Empty Slots:
 A24
 B24

Negative Bus Converter DW08A

TITLE: dw08aRev3

Document Number:
D-BS-DW08-A-PS

REV:
A

Date: 1/10/2018 5:58:52 PM

Sheet: 6/6

